

WIRING BOARD

Publication number: JP4030590 (A)

Publication date: 1992-02-03

Inventor(s): HOSOYA FUTOSHI

Applicant(s): NIPPON ELECTRIC CO

Classification:

- international: **H05K1/18; H05K1/11; H05K3/32; H05K3/34; H05K1/18; H05K1/11; H05K3/32; H05K3/34; (IPC1-7): H05K1/18**

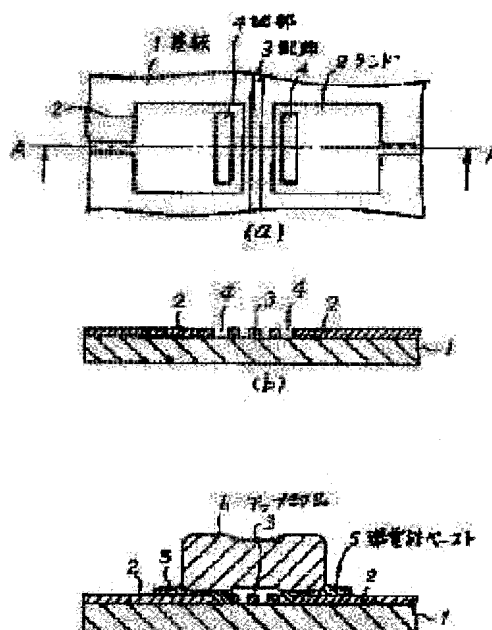
- European:

Application number: JP19900137850 19900528

Priority number(s): JP19900137850 19900528

Abstract of JP 4030590 (A)

PURPOSE: To make it possible to distribute a wire between a pair of lands without a short circuit through conductive paste by making recessions independently close to and along the sides of the lands opposite to each other. **CONSTITUTION:** A conductive pattern is formed on a substrate 1, a pair of lands 2 and a wiring 3 are made, and strip-shaped recessions 4 surrounded by the conductive pattern are made in the lands 2 along their sides opposite to each other. conductive paste 5 squeezed out to between the lands 2 by mounting a chip part 6 thereon stays in the recessions 4 and does not reach the wiring 3, the wiring 3 can be arranged between the lands 2 without short circuit, and high-density packaging is achieved.; If for example a 2mm long chip capacitor is mounted, up to two 0.1mm wide wirings can be arranged at a distance of 0.1mm without short circuit even if the land patterns having the recessions in the peripheries are 0.6mm or less distant from each other.



Data supplied from the esp@cenet database — Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-30590

⑤ Int. Cl.⁵
H 05 K 1/18

識別記号 庁内整理番号
J 6736-4E

⑬ 公開 平成4年(1992)2月3日

審査請求 未請求 請求項の数 2 (全3頁)

⑭ 発明の名称 配線基板

⑯ 特 願 平2-137850

⑰ 出 願 平2(1990)5月28日

⑱ 発 明 者 細 谷 太 東京都港区芝5丁目7番1号 日本電気株式会社内
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号
⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発 明 の 名 称
配 線 基 板

特 許 請 求 の 範 囲

1. チップ部品を搭載する一対のランドを有する配線基板において、前記一対のランドのそれぞれの対向する辺の近傍に該対向する辺に沿ってそれぞれ独立した凹部を設けたことを特徴とする配線基板。

2. 前記一対のランドのそれぞれの対向する辺間に配線を形成したことを特徴とする請求項1記載の配線基板。

発 明 の 詳 細 な 説 明

〔産業上の利用分野〕

本発明は配線基板に関し、特にチップ部品が搭載される配線基板に関する。

〔従来の技術〕

従来の配線基板におけるチップ部品搭載ランドは、第4図(a)、(b)に示すように、基板1に一対のランド22が単に基板1の露出面をはさんで対向するように、表面が凹凸なく平坦に形成されていた。

〔発明が解決しようとする課題〕

この従来の配線基板において、長さ2mm以下の小型のチップ部品を使用部材の耐熱性や工程上の問題から、半田リフロー等の半田付けでなく、導電性ペーストで配線基板上に接続する場合には、印刷または吐出によって、配線基板のランド上に導電性ペーストを十分な接続強度が得られるように供給し、この上からチップ部品を搭載する。このとき、チップ部品下になった導電性ペーストが押し出され、導電性ペーストの供給位置やランドの寸法、位置を最適化しても、第5図に示したように、ランド22間の基板1面上に流れ出すものが発生し、極端な場合には、ランド22間が導電性ペーストで短絡するという問題があった。

また、このような状態であるからランド22間へ配線を通すということは不可能であった。

本発明の目的は、導電性ペーストによるランド間の短絡がなく、ランド間へ配線を通すことが可能な配線基板を提供することにある。

〔課題を解決するための手段〕

本発明は、

1. チップ部品を搭載する一対のランドを有する配線基板において、前記一対のランドのそれぞれの対向する辺の近傍に該対向する辺に沿ってそれぞれ独立した凹部が設けられている。

2. 前記一対のランドのそれぞれの対向する辺間に配線が形成されている。

〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図(a)、(b)は本発明の第1の実施例のランドの平面図及びA-A'線断面図である。

第1の実施例は、第1図(a)、(b)に示すように、基板1上に導体パターンが形成され、一

対のランド2、配線3を構成し、相対向するそれぞれのランド2の対向する辺の内側のランド2内には、導体パターンで囲まれた短冊形の凹部4が形成されている。

第2図は第1図(a)、(b)の配線基板にチップ部品を導電性ペーストを用いて実装した断面図である。

第2図に示すように、チップ部品6を上から載せることによってランド2間へ押し出された導電性ペースト5は凹部4に滞留し配線3へ達して短絡することは無く、ランド2間に配線3を通すことが可能となり、高密度実装化が実現できる。

例えば、第2図の構造を長さ2mmのチップコンデンサを搭載する配線基板に適用すると、凹部外周を含んだランド部パターンの間隔を0.6mm以下とした場合でも、短絡することがなく、0.1mm幅の配線を0.1mm間隔で最大2本通すことができる。

第3図(a)、(b)は本発明の第2の実施例のランドの平面図及びB-B'線断面図である。

図面の簡単な説明

第1図(a)、(b)は本発明の第1の実施例のランドの平面図及びA-A'線断面図、第2図は第1図(a)、(b)の配線基板にチップ部品を導電ペーストを用いて実装した断面図、第3図(a)、(b)は本発明の第2の実施例のランドの平面図及びB-B'線断面図、第4図(a)、(b)は従来の配線基板のランドの一例の平面図及びC-C'線断面図、第5図は第4図(a)、(b)の配線基板にチップ部品を導電ペーストを用いて実装した断面図である。

1…基板、2、12、22…ランド、3…配線、4、14…凹部、5…導電ペースト、6…チップ部品。

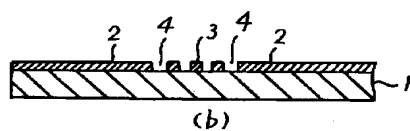
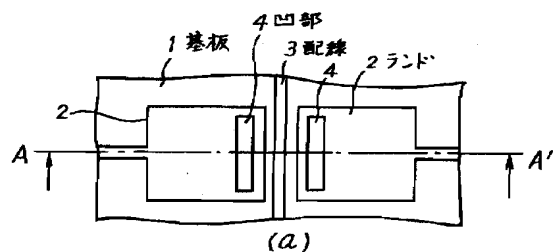
代理人 弁理士 内 原 晋

第2の実施例は、第3図(a)、(b)に示すように、基板1上に導体パターンが形成され、相対向するそれぞれのランド2の対向する辺のすぐ内側の基板1表面が長方形の溝状に座ぐり加工され、凹部14が形成される。この2つの凹部14にはさまれた基板1上に配線3が引かれている。

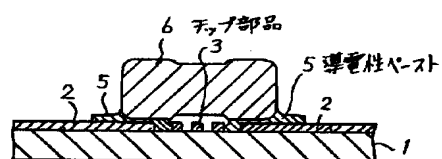
本実施例も第1の実施例と同様に凹部14でランドの内側に押し出された導電ペースト5が滞留し短絡が防止される。

〔発明の効果〕

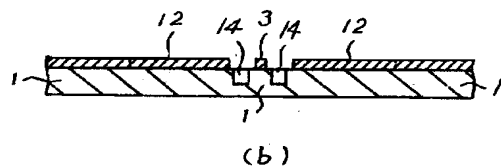
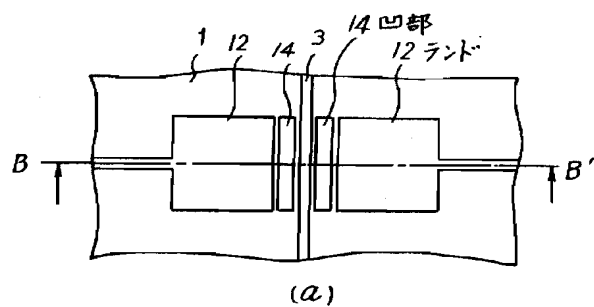
以上説明したように本発明は一対のランドのそれぞれの対向する辺の近傍に対向する辺に沿ってそれぞれ独立した凹部を形成したので、チップ部品の搭載時にランド間へ押し出された導電性ペーストがその凹部に滞留し、ランド間を流れて短絡を起こしたり、リーク電流を増加させることが無く、また、ランド間に配線を通すことが可能となり高密度実装化が実現できるという効果を有する。



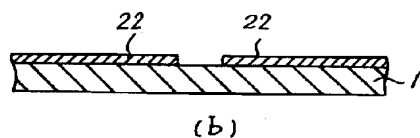
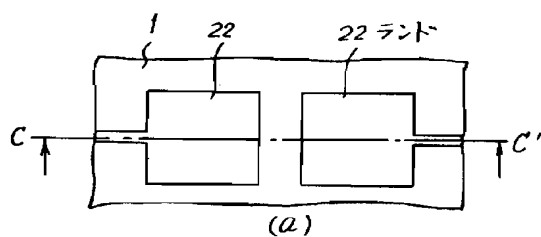
第 1 図



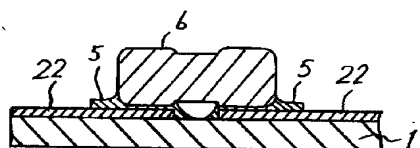
第 2 図



第 3 図



第 4 図



第 5 図